

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-109515

(43)Date of publication of application : 12.04.2002

(51)Int.Cl.

G06T 1/00
G01B 11/00
G01N 21/956
H01L 21/66

(21)Application number : 2000-301929

(71)Applicant : TOPCON CORP

(22)Date of filing : 02.10.2000

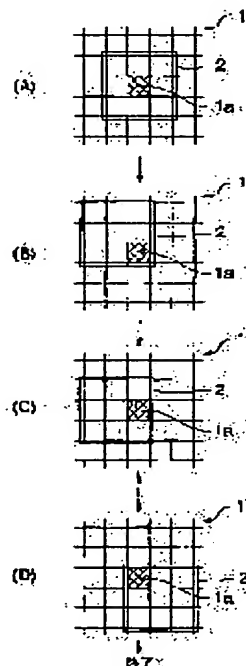
(72)Inventor : IKEGAYA KANJI
ITO TAKASHI
ISHII TAKAAKI

(54) METHOD AND DEVICE FOR INSPECTING CHIP

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method and a device for inspecting chips capable of efficiently inspecting a plurality of chips even when all the chips in one field of view of an observation optical system are not good, and solving a problem attributable to the distortion of the observation optical system.

SOLUTION: In this chip inspecting method and the device for inspecting the plurality of chips formed on a surface of a work to be inspected as a fine pattern, one field of view of the observation optical system is divided into a plurality of areas, and predetermined good chips are successively arranged in each area, and image data of the predetermined good chips is incorporated at the position of each area.



LEGAL STATUS

[Date of request for examination]

CLAIMS

[Claim(s)]

[Claim 1] The chip inspection approach which divides one visual field of observation optical system into two or more area corresponding to said one chip in the chip inspection approach of inspecting two or more chips formed in the front face of an inspected object as a detailed pattern, carries out sequential arrangement of the predetermined excellent article chip in each area, and is characterized by to incorporate the image data of the predetermined excellent article chip in the location of each area.

[Claim 2] The chip inspection approach according to claim 1 characterized by carrying out sequential arrangement of the predetermined excellent article chip in each area by moving the stage section to observation optical system where a predetermined excellent article chip is held in the stage section.

[Claim 3] At least one excellent article chip is visually chosen from two or more chips in the condition of having been held at the stage section, within the visual field of observation optical system. Use the excellent article chip as a predetermined excellent article chip, and sequential migration of the predetermined excellent article chip is carried out by moving the stage section in each area. In case the image data of the predetermined excellent article chip is incorporated and memorized in the location of each area and two or more of other chips are inspected, image data compares the excellent article chip memorized and two or more chips which should be detected. The chip inspection approach according to claim 1 or 2 characterized by detecting a defect, a foreign matter, etc. of two or more chips which should search for the difference in an image and should be detected according to this.

[Claim 4] In the chip test equipment which inspects two or more chips formed in the front face of an inspected object as a detailed pattern It has the stage section which holds two or more chips and can move in the predetermined direction, and the observation section which can observe two or more chips in the condition of having been held at the stage section, within the visual field of observation optical system. Chip test equipment characterized by having divided one visual field of observation optical system into two or more area, having carried out sequential arrangement of the predetermined excellent article chip in each area, and making it the configuration which incorporates the image data of the predetermined excellent article chip in the location of each area.

[Claim 5] Chip test equipment according to claim 4 characterized by having observed visually two or more chips in the condition of having been held at the stage section, within the visual field of observation optical system, having chosen the predetermined excellent article chip, and making it the configuration which incorporates and memorizes the image data of the selected excellent article chip.

[Claim 6] Chip test equipment according to claim 4 or 5 characterized by making it the configuration which compares the excellent article chip beforehand remembered to be two or more chips which should be detected by image data, searches for the difference in both image, and detects the defect, foreign matter, etc. in a pattern according to this.

[Translation done.]

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the approach and equipment which inspect two or more chips formed in the front face of the inspected object of a wafer and others as a detailed pattern.

[0002]

[Description of the Prior Art] Conventionally, the inspection approach of this kind of common two or more chips was the passage of the following (1) and (2).

[0003] (1) Learn per 1 visual field.

[0004] Pattern matching of two or more chips is performed for one visual field of observation optical system as a unit. For example, it judges visually that two or more patternized chips of all are excellent article chips. Incorporate the image data of those excellent article chips as a master, and memorize it, and in case two or more chips with which others were patternized are inspected, image data compares the master of the excellent article chip memorized, and two or more chips which should be detected. The difference in an image is searched for and two or more defects, foreign matters, etc. of a chip which should be detected according to this are detected.

[0005] Conventionally, image data was incorporated and memorized about each of two or more patternized excellent article chips, and the average value of each image data of those two or more chips was calculated, namely, the master was created with the average of each study of two or more chips.

[0006] (2) Copy and apply the image data of the excellent article chip learned in 1 area of the divided inside to other area.

[0007] Since this is processing on software, processing is early. Study actuation finishes at once.

[0008]

[Problem(s) to be Solved by the Invention] The above-mentioned conventional approach has the following faults.

[0009] (1) When learning per 1 visual field, all two or more chips incorporated as a master must be excellent articles. If it puts in another way, an excellent article chip needs to exist in all area. In order to look for the condition of having suited such conditions, it takes considerable time and effort.

[0010] Moreover, although the check of whether to be an excellent article is performed by an operator's visual inspection, since all the chips within a visual field must be inspected visually, great time and effort is taken and an operator's burden is large.

[0011] Furthermore, it may not gather by the count which needs the conditions that all the chips of one visual field are excellent articles, in the time amount allowed.

[0012] (2) Since the average value (average of study of two or more chips) of the image data of two or more chips was conventionally calculated when the image data of the excellent article chip learned in 1 area of the divided inside was copied and applied to other area, the distortion (distortion aberration) of observation optical system was equalized to some extent.

[0013] However, when copying and applying the image data of an excellent article chip which divided one visual field of observation optical system into two or more area, and learned it one of the divided area to other area, the distortion (distortion aberration) of observation optical system tends to become a problem.

[0014] As a distortion (distortion aberration), there are the aberration bobbin mold and slack type with which the image formation (CCD sensor light-receiving side) of the graphic form of a chip and an analog is not acquired. A center may swell in the case where the aberration (distortion) by image formation of the plane chip perpendicular to an optical axis not being carried out to similarity on the image surface perpendicular to an optical axis occurs, for example, square drawing craters a neighboring center in a bobbin form, and a slack form.

[0015] Thus, in near an optical axis and the periphery section of optical system, if the distortion

(distortion aberration) of observation optical system occurs, since image data (pattern) differs slightly, the same chip will also take an excellent article chip as a defective article. Therefore, a highly precise chip inspection becomes difficult. Furthermore, inspection will become very complicated.

[0016] Even if the purpose of this invention is the case where not all two or more chips within one visual field of observation optical system are excellent articles, it is offering the chip inspection approach and equipment which can be inspected efficiently.

[0017] Other purposes of this invention are offering the chip inspection approach and equipment which can solve the problem resulting from the distortion (distortion aberration) of observation optical system.

[0018]

[Means for Solving the Problem] This invention improves the chip inspection approach and equipment which inspect two or more chips formed in the front face of an inspected object as a detailed pattern.

[0019] One visual field of observation optical system is divided into two or more area, sequential arrangement of the predetermined excellent article chip is carried out in each area, and the image data of the predetermined excellent article chip is incorporated in the location of each area. For example, where a predetermined excellent article chip is held in the stage section, sequential arrangement of the predetermined excellent article chip is carried out by moving the stage section in each area.

[0020] In the desirable mode of this invention, at least one excellent article chip is visually chosen from two or more chips in the condition of having been held at the stage section, within the visual field of observation optical system. Use the excellent article chip as a predetermined excellent article chip, and sequential migration of the predetermined excellent article chip is carried out by moving the stage section in each area. In case the image data of the predetermined excellent article chip is incorporated and memorized in the location of each area and two or more of other chips are inspected, image data compares the excellent article chip memorized and two or more chips which should be detected. The difference in an image is searched for and two or more defects, foreign matters, etc. of a chip which should be detected according to this are detected.

[0021] The chip test equipment by this invention is equipped with the stage section which holds two or more chips and can move in the predetermined direction, and the observation section which can observe two or more chips in the condition were held at the stage section, within the visual field of observation optical system, divides one visual field of observation optical system into two or more area, carries out the sequential arrangement of the predetermined excellent article chip in each area, and incorporates the image data of the predetermined excellent article chip in the location of each area.

[0022] Two or more chips in the condition of having been held at the stage section are preferably observed visually within the visual field of observation optical system, a predetermined excellent article chip is chosen, and the image data of the selected excellent article chip is incorporated and memorized. And image data compares the excellent article chip beforehand remembered to be two or more chips which should be detected, the difference in both image is searched for, and the defect, foreign matter, etc. in a pattern are detected according to this.

[0023]

[Embodiment of the Invention] The detailed pattern (two or more chips) formed in the front face of inspected objects, such as a wafer laid in the stage section, is observed by the observation section, and is incorporated as image data. On the other hand, two or more chips which should be inspected are compared with the image of the excellent article pattern memorized beforehand, the difference in an image is searched for, and the defect, foreign matter, etc. in a pattern are detected according to this.

[0024] Two or more chips are carried out observable into 1 visual field of an observation image. Two or more area is formed and the image of an excellent article chip is learned by arranging the same excellent article chip in each area so that it may be defined by one chip and a visual field may be divided equally.

[0025] In case two or more chips within one visual field are observed, one visual field is divided into three length, three width, and a total of nine area, a predetermined excellent article chip is arranged in each area, and it learns for every area, respectively.

[0026] The stage section holds the chip of plurality (nine piece $\times N$), and it enables it to move it in the predetermined direction (the parallel displacement of the direction of X-Y, and rotation of theta include angle). And observation optical system, a CCD sensor, etc. constitute the observation section so that the chip of the plurality in the condition of having been held at the stage section (nine pieces) can be observed within one visual field.

[0027] Furthermore, chip test equipment is equipped with the data-processing section, a control section, the output sections (monitor etc.), and the input sections (a keyboard, operating sticks, mouse, etc.).

[0028]

[Example] Chip test equipment has the stage section 10 which holds two or more chips formed on the surface of the wafer, and can move in the predetermined direction, and the observation section 11 which can observe two or more chips in the condition of having been held at the stage section 10, within one visual field, as shown in drawing 1 and drawing 4.

[0029] The observation section 11 has the observation optical system 16, the CCD sensor 17, and lighting section 20 grade.

[0030] The parallel displacement of the stage section 10 is carried out in the direction of X-Y, and it has composition which can carry out theta include-angle rotation.

[0031] Furthermore, chip test equipment is equipped with the sensor 23 grade which detects the location of the driver 22 which drives operation part 18, a control section 19, the output sections (monitor etc.) 12, the input sections (a keyboard, operating sticks, mouse, etc.) 13, the wafer conveyance section 14 and the storage section 21, and the stage section 10, and the stage section 10.

[0032] If the inspection approach is explained, two or more chips formed in the front face of the wafer laid in the stage section 10 as a detailed pattern will be observed by the observation section 11, and will be incorporated as image data, the difference in an image will be searched for as compared with the image of the pattern of the excellent article chip memorized beforehand, and the defect, foreign matter, etc. in a pattern will be detected according to this.

[0033] For example, the silicon wafer which should inspect a large number is set as the conveyance section 14, the circuit pattern (detailed pattern of mu order) of two or more chips formed on each silicon wafer is transported to the stage section 10, and the defect of two or more chips of each wafer is inspected there. The minute foreign matter and minute defect especially on a wafer are inspected.

[0034] Thus, it is full automatic, the wafer [finishing / dicing] set on the wafer simple substance or the tape frame is inspected, and the yes-no decision of a chip unit is performed.

[0035] The algorithm which performs the study and defective detection of an excellent article chip by desirable highly precise matching processing is incorporated, and the high-speed operation of a lot of image data is carried out.

[0036] With reference to drawing 2, an example of the procedure of study is explained concretely.

[0037] The example which observes a total of nine chips as one unit length and horizontally, and inspects them by them in one visual field of the optical system of the observation section 11 where it arranges three pieces at a time is explained.

[0038] First, in drawing 2 (A), while much chips are arranged, nine chips 1 of arbitration are contained in one visual field 2. It judges visually whether at least one chip 1a in it is an excellent article.

[0039] As shown in drawing 2 (B), the stage section 10 is moved so that excellent article chip 1a judged to be an excellent article may come to the location of the lower right corner of the visual field of the same observation optical system, and the image data of excellent article chip 1a is taken in in the location.

[0040] Next, as shown in drawing 2 (C), next the stage section 10 is moved so that the above-mentioned excellent article chip 1a may come to the middle location of the right column within

the visual field of the same observation optical system, and the image data of the same excellent article chip 1a is taken in in the location.

[0041] Thus, the stage section 10 is moved so that the same excellent article chip 1a may come to the chip location for nine pieces within the same visual field (that is, nine chip locations to the best location of a right column), and in each location, the image data of same excellent article chip 1a is taken in.

[0042] Drawing 2 (D) shows the chip location of the last.

[0043] The image data of the basic pattern of an excellent article chip is taken in as mentioned above, and it is further memorized beforehand in the storage section 21.

[0044] The image data of an excellent article chip which repeated the above-mentioned study about the excellent article chip separate 10 times or more, and took it in is preferably processed by operation part 18, and the image data of the excellent article chip after appropriate back processing is memorized as a master in the storage section 21. A master is correctable if needed.

[0045] Such a master is used and many wafers are inspected.

[0046] An example of inspection routine is explained.

[0047] (1) Pick out one wafer from the cassette of the conveyance section 14, and convey to the observation section 11. That is, a wafer simple substance (tape frame wafer) is conveyed to the stage section 10. And it performs from the below-mentioned (4).

[0048] (2) Amend a rotation gap and a main gap of a wafer in an aligner.

[0049] (3) Take out a wafer from an aligner and convey to up to the stage section 10.

[0050] (4) theta shaft on the stage section 10 performs minute spin compensation.

[0051] (5) Turn on the lighting section 20 on the specified level, and move the stage section 10 to the first inspection location.

[0052] (6) If needed, carry out an automatic focus and perform fine alignment amendment.

[0053] (7) Expand some images of two or more chips or one chip, and incorporate to the image-processing unit of operation part 18.

[0054] (8) Move the stage section 10 by the driver 22 according to the migration root decided beforehand. And a sensor 23 detects the location of the stage section 10.

[0055] (9) Position an image on the basis of the image data of the excellent article chip learned beforehand, and inspect two or more chips which should be inspected. PAD and bump inspection are conducted and a quality is judged.

[0056] (10) Convey the wafer from the stage section 10, and contain to the cassette of the conveyance section 14, after performing above-mentioned (7) - (9) repeatedly and completing inspection about all the chips on a wafer.

[0057] In addition, it is desirable to set up a verification condition etc. and to create a checking recipe at the same time it learns the image of an excellent article chip in advance.

[0058] The flow of study processing is explained with reference to drawing 3.

[0059] First, operate the input section 13, start equipment and, subsequently to the stage section 10, one wafer is set. Next, the number of chips (a line and train) which carries out alignment processing there, chooses one excellent article chip visually from two or more chips within one visual field of observation optical system, operates the input section 13, and specifies the excellent article chip, and goes into one visual field is set with the counter of the input section 13. For example, it sets as a $X=m$ train and a $Y=n$ line.

[0060] One excellent article chip moves the stage section 10 so that it may come to the predetermined location (for example, location of a lower right corner) of Y line and X train of a visual field.

[0061] It will be learned, if the inspection result of the excellent article chip is checked and it is checked with an excellent article. If it is not an excellent article, Y location will be reduced by one line, without carrying out study processing. That is, it considers as $Y=Y-1$.

[0062] It performs to a last line about such study.

[0063] If it ends to a last line, X location will be 1 **** carried out and Y location will be returned to the first line.

[0064] The above processings are carried out till $X=X-1$ and the $Y=n$ last train termination.

[0065] A post process will be carried out if it ends to the last train.

[0066]

[Effect of the Invention] According to this invention, the effect by the distortion of observation optical system can be eliminated, and a highly precise inspection is attained.

[0067] Moreover, time and effort of the visual inspection of the excellent article chip in a study phase can be made into the minimum. So, study can be done efficiently and quickly.

[0068] Moreover, an operator's burden in a study phase is remarkably mitigable because a visual inspection becomes the minimum.

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-109515

(P2002-109515A)

(43) 公開日 平成14年4月12日 (2002. 4. 12)

(51) Int.Cl. ⁷	識別記号	F I	チマコード* (参考)
G 0 6 T 1/00	3 0 5	C 0 6 T 1/00	3 0 5 A 2 F 0 6 5
G 0 1 B 11/00		C 0 1 B 11/00	H 2 G 0 5 1
G 0 1 N 21/956		C 0 1 N 21/956	A 4 M 1 0 6
H 0 1 L 21/66		H 0 1 L 21/66	J 5 B 0 5 7

審査請求 未請求 請求項の数 6 O L (全 7 頁)

(21) 出願番号 特願2000-301929(P2000-301929)

(22) 出願日 平成12年10月2日 (2000. 10. 2)

(71) 出願人 000220343

株式会社トプコン

東京都板橋区蓮沼町75番1号

(72) 発明者 池ヶ谷 敦治

東京都板橋区蓮沼町75番1号 株式会社ト

プコン内

(72) 発明者 伊藤 隆

東京都板橋区蓮沼町75番1号 株式会社ト

プコン内

(74) 代理人 100074538

弁理士 田辺 徹

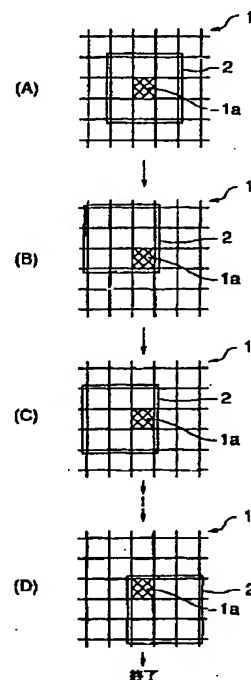
最終頁に続く

(54) 【発明の名称】 チップ検査方法及び装置

(57) 【要約】

【課題】 観察光学系の1つの視野内の複数チップのすべてが良品でない場合であっても効率的に検査でき、かつ、観察光学系のディストーション（歪曲収差）に起因する問題を解消できるチップ検査方法及び装置を提供する。

【解決手段】 被検査物の表面に微細パターンとして形成された複数のチップを検査するチップ検査方法及び装置において、観察光学系の1つの視野を複数のエリアに分割し、所定の良品チップを各エリアに順次配置して、各エリアの位置でその所定の良品チップの画像データを取込む。



【特許請求の範囲】

【請求項1】 被検査物の表面に微細パターンとして形成された複数のチップを検査するチップ検査方法において、

観察光学系の1つの視野を前記チップ1つに対応した複数のエリアに分割し、所定の良品チップを各エリアに順次配置して、各エリアの位置でその所定の良品チップの画像データを取込むことを特徴とするチップ検査方法。

【請求項2】 所定の良品チップをステージ部に保持した状態で、観察光学系に対してステージ部を移動することにより、所定の良品チップを各エリアに順次配置することを特徴とする請求項1に記載のチップ検査方法。

【請求項3】 ステージ部に保持された状態の複数のチップから少なくとも1つの良品チップを目視で観察光学系の視野内で選択して、その良品チップを所定の良品チップとして使用し、ステージ部を移動することによりその所定の良品チップを各エリアに順次移動して、各エリアの位置でその所定の良品チップの画像データを取込んで記憶し、他の複数のチップを検査する際に、その記憶されている良品チップと検出すべき複数のチップとを画像データで比較して、画像上の差異を求め、これに従って検出すべき複数のチップの欠陥や異物等を検出することを特徴とする請求項1又は2に記載のチップ検査方法。

【請求項4】 被検査物の表面に微細パターンとして形成された複数のチップを検査するチップ検査装置において、

複数のチップを保持して所定方向に移動できるステージ部と、

ステージ部に保持された状態で複数のチップを観察光学系の視野内で観察できる観察部とを備え、

観察光学系の1つの視野を複数のエリアに分割し、所定の良品チップを各エリアに順次配置して、各エリアの位置でその所定の良品チップの画像データを取込む構成にしたことを特徴とするチップ検査装置。

【請求項5】 ステージ部に保持された状態で複数のチップを観察光学系の視野内で目視で観察して、所定の良品チップを選択して、その選択された良品チップの画像データを取り込んで記憶する構成にしたことを特徴とする請求項4に記載のチップ検査装置。

【請求項6】 検出すべき複数のチップと、予め記憶されている良品チップとを画像データで比較して、両者の画像上の差異を求め、これに従ってパターンにおける欠陥・異物等を検出する構成にしたことを特徴とする請求項4または5に記載のチップ検査装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、ウエハその他の被検査物の表面に微細パターンとして形成された複数のチップを検査する方法及び装置に関する。

【0002】

【従来の技術】 従来、この種の一般的な複数チップの検査方法は、次の(1)及び(2)のとおりであった。

【0003】 (1) 1視野単位で学習を行う。

【0004】 観察光学系の1つの視野を単位として複数チップのパターンマッチングを行う。たとえば、パターン化された複数のチップのすべてが良品チップであることを目視で判断して、それらの良品チップの画像データをマスクとして取込んで記憶し、他のパターン化された複数のチップを検査する際に、その記憶されている良品チップのマスクと検出すべき複数のチップとを画像データで比較して、画像上の差異を求め、これに従って検出すべき複数のチップの欠陥や異物等を検出する。

【0005】 従来は、パターン化された複数の良品チップの各々について画像データを取込んで記憶し、それらの複数チップの各々の画像データの平均値を求めて、すなわち複数チップの各々の学習の平均により、マスクを作成していた。

【0006】 (2) 分割したうちの1エリアで学習した良品チップの画像データを他エリアにコピーして適用する。

【0007】 これは、ソフトウェア上の処理であるため、処理が早い。学習操作が1回で終わる。

【0008】

【発明が解決しようとする課題】 前述の従来方法には、次のような欠点がある。

【0009】 (1) 1視野単位で学習を行う場合

マスクとして取込む複数チップのすべてが良品でなければならない。換言すれば、全エリアに良品チップが存在する必要がある。このような条件に合った状態を探すためには相当な手間がかかる。

【0010】 また、良品であるか否かのチェックは操作者の目視検査により行われるが、視野内の全てのチップを目視で検査しなければならないので、多大の手間がかかり、操作者の負担が大きい。

【0011】 さらに、1視野の全チップが良品であるという条件が、許される時間内に必要な回数分揃わない可能性がある。

【0012】 (2) 分割したうちの1エリアで学習した良品チップの画像データを他エリアにコピーして適用する場合

従来は、複数チップの画像データの平均値(複数チップの学習の平均)を求めていたため、観察光学系のディストーション(歪曲収差)は、ある程度平均化されていた。

【0013】 しかし、観察光学系の1つの視野を複数のエリアに分割し、分割したうちの1つのエリアで学習した良品チップの画像データを他エリアにコピーして適用する場合は、観察光学系のディストーション(歪曲収差)が問題になりやすい。

【0014】ディストーション（歪曲収差）としては、チップの図形と相似形の結像（CCDセンサ受光面）が得られない収差糸巻型や樽型がある。光軸に垂直な平面状のチップが光軸に垂直な像面上で相似に結像されないことによる収差（ゆがみ）が発生し、たとえば、正方形の図が、糸巻形に辺の中央がへこむ場合や、たる形に中央がふくらむ場合がある。

【0015】このように観察光学系のディストーション（歪曲収差）が発生すると、光学系の光軸付近と周縁部とでは同一チップでもわずかに画像データ（パターン）が異なるため、良品チップを欠陥品として誤認してしまう。したがって、高精度なチップ検査が困難となる。さらに、検査が極めて煩雑なものになってしまう。

【0016】本発明の目的は、観察光学系の1つの視野内の複数チップのすべてが良品でない場合であっても効率的に検査できるチップ検査方法及び装置を提供することである。

【0017】本発明の他の目的は、観察光学系のディストーション（歪曲収差）に起因する問題を解消できるチップ検査方法及び装置を提供することである。

【0018】

【課題を解決するための手段】本発明は、被検査物の表面に微細パターンとして形成された複数のチップを検査するチップ検査方法及び装置を改良したものである。

【0019】観察光学系の1つの視野を複数のエリアに分割し、所定の良品チップを各エリアに順次配置して、各エリアの位置でその所定の良品チップの画像データを取込む。たとえば、所定の良品チップをステージ部に保持した状態で、ステージ部を移動することにより、所定の良品チップを各エリアに順次配置する。

【0020】本発明の好ましい態様においては、ステージ部に保持された状態の複数のチップから少なくとも1つの良品チップを目視で観察光学系の視野内で選択して、その良品チップを所定の良品チップとして使用し、ステージ部を移動することによりその所定の良品チップを各エリアに順次移動して、各エリアの位置でその所定の良品チップの画像データを取込んで記憶し、他の複数のチップを検査する際に、その記憶されている良品チップと検出すべき複数のチップとを画像データで比較して、画像上の差異を求め、これに従って検出すべき複数のチップの欠陥や異物等を検出する。

【0021】本発明によるチップ検査装置は、複数のチップを保持して所定方向に移動できるステージ部と、ステージ部に保持された状態で複数のチップを観察光学系の視野内で観察できる観察部とを備えており、観察光学系の1つの視野を複数のエリアに分割し、所定の良品チップを各エリアに順次配置して、各エリアの位置でその所定の良品チップの画像データを取込む。

【0022】好ましくは、ステージ部に保持された状態で複数のチップを観察光学系の視野内で目視で観察し

て、所定の良品チップを選択して、その選択された良品チップの画像データを取り込んで記憶する。そして、検出すべき複数のチップと、予め記憶されている良品チップとを画像データで比較して、両者の画像上の差異を求め、これに従ってパターンにおける欠陥・異物等を検出する。

【0023】

【発明の実施の形態】ステージ部に載置したウエハ等の被検査物の表面に形成された微細パターン（複数のチップ）が、観察部により観察されて画像データとして取り込まれる。他方、検査すべき複数チップが、予め記憶されている良品パターンの画像と比較されて、画像上の差異が求められ、これに従ってパターンにおける欠陥・異物等が検出される。

【0024】観察画像の1視野内において、複数のチップを観察可能とする。1つのチップにより定義され、かつ視野を等分するように、複数のエリアを形成し、各エリアに、同一の良品チップを配置することで良品チップの画像を学習する。

【0025】1つの視野内で複数のチップを観察する際に、たとえば、1つの視野を縦3個、横3個、合計9個のエリアに分割し、所定の良品チップを各エリアに配置して、各エリア毎にそれぞれ学習を行う。

【0026】ステージ部は、複数（9個×N）のチップを保持して所定方向に移動（X-Y方向の平行移動と θ 角度の回転移動）できるようにする。そして、ステージ部に保持された状態の複数（9個）のチップを1つの視野内で観察できるように、観察部を観察光学系、CCDセンサ等により構成する。

【0027】さらに、チップ検査装置は、演算処理部と、制御部と、出力部（モニタ等）と、入力部（キーボード、操作スティック、マウス等）を備える。

【0028】

【実施例】チップ検査装置は、図1と図4に示すように、ウエハの表面に形成された複数のチップを保持して所定方向に移動できるステージ部10と、ステージ部10に保持された状態で複数のチップを1つの視野内で観察できる観察部11を有する。

【0029】観察部11は、観察光学系16、CCDセンサ17、照明部20等を有する。

【0030】ステージ部10は、X-Y方向に平行移動し、かつ θ 角度回転できる構成になっている。

【0031】さらに、チップ検査装置は、演算部18と、制御部19と、出力部（モニタ等）12と、入力部（キーボード、操作スティック、マウス等）13と、ウエハ搬送部14、記憶部21、ステージ部10を駆動するドライバ22、ステージ部10の位置を検出するセンサ23等を備えている。

【0032】検査方法について説明すると、ステージ部10に載置したウエハの表面に微細パターンとして形成

された複数のチップを、観察部11により観察して画像データとして取り込み、予め記憶されている良品チップの图案の画像と比較して、画像上の差異を求め、これに従ってパターンにおける欠陥・異物等を検出する。

【0033】たとえば、多数の検査すべきシリコンウエハを搬送部14に設定しておき、各シリコンウエハ上に形成された複数チップの回路パターン(μオーダーの微細パターン)をステージ部10に移送して、そこで各ウエハの複数チップの欠陥を検査する。とくにウエハ上の微小な異物や欠陥を検査する。

【0034】このようにして、ウエハ単体またはテープフレーム上にセットされたダイシング済みのウエハを全自動で検査し、チップ単位の合否判定を行う。

【0035】好ましくは、高精度なマッチング処理による良品チップの学習と欠陥検出を行うアルゴリズムを取り込み、大量の画像データを高速演算する。

【0036】図2を参照して、学習の手順の一例を具体的に説明する。

【0037】観察部11の光学系の1つの視野の中で、縦と横に3個ずつ配列した状態で計9個のチップを1つの単位として観察して検査する例を説明する。

【0038】まず、図2(A)では、多数のチップが配列されている中で、任意の9個のチップ1が1つの視野2に入っている。その中の少なくとも1つのチップ1aが良品であるか否かを目視で判断される。

【0039】図2(B)に示すように、良品であると判断した良品チップ1aが同じ観察光学系の視野の右下隅の位置にくるようにステージ部10を移動して、その位置で良品チップ1aの画像データを取り込む。

【0040】次は、図2(C)に示すように、前述の良品チップ1aが同じ観察光学系の視野内の右列の中間の位置にくるようにステージ部10を移動し、その位置で同一の良品チップ1aの画像データを取り込む。

【0041】このように同一の良品チップ1aが同一視野内の9個分のチップ位置(つまり右列の最上位置までの9つのチップ位置)にくるようにステージ部10を移動して、各位置において同一良品チップ1aの画像データを取り込む。

【0042】図2(D)は、その最後のチップ位置を示している。

【0043】以上のようにして、良品チップの基本パターンの画像データを取り込み、さらに、それを記憶部21に予め記憶しておく。

【0044】好ましくは、前述の学習を10回以上別々の良品チップについてくり返して、とり込んだ良品チップの画像データを演算部18で処理し、しかるのち処理後の良品チップの画像データを記憶部21にマスタとして記憶する。必要に応じて、マスタは、修正していくことができる。

【0045】そのようなマスタを使用して、多数のウエ

ハを検査する。

【0046】検査手順の一例を説明する。

【0047】(1)搬送部14のカセットから1枚のウエハを取り出し、観察部11へ搬送する。つまり、ウエハ単体(テープフレームウエハ)が、ステージ部10へ搬送される。そして、後述の(4)より実行する。

【0048】(2)アライナーにてウエハの回転ずれと中心ずれを補正する。

【0049】(3)アライナーからウエハを取り出し、ステージ部10上へ搬送する。

【0050】(4)ステージ部10上のθ軸にて微小な回転補正を行う。

【0051】(5)指定されたレベルで照明部20を点灯し、ステージ部10を最初の検査位置に移動する。

【0052】(6)必要に応じて、オートフォーカスをし、ファインアライメント補正を行う。

【0053】(7)複数チップまたは1チップの一部の画像を拡大して、演算部18の画像処理ユニットに取り込む。

【0054】(8)予め決められた移動ルートに従ってドライバ22によりステージ部10を移動する。そして、ステージ部10の位置をセンサ23で検出する。

【0055】(9)予め学習した良品チップの画像データを基準とし、画像の位置決めを行い、検査すべき複数チップの検査を行う。PAD・バンパ検査を行い、良否を判定する。

【0056】(10)繰り返して前述の(7)~(9)を実行し、ウエハ上の全てのチップについて検査が完了した後、ステージ部10からそのウエハを搬送して搬送部14のカセットへ収納する。

【0057】なお、良品チップの画像は事前に学習しておくと同時に検査条件等の設定を行って検査用のレシピを作成しておくのが好ましい。

【0058】図3を参照して、学習処理の流れを説明する。

【0059】まず、入力部13を操作して、装置をスタートさせ、ついで、1枚のウエハをステージ部10にセットし、次に、そこでアライメント処理をし、1つの観察光学系の視野内の複数のチップの中から1つの良品チップを目視で選択し、入力部13を操作してその良品チップを指定し、かつ、1視野に入るチップ数(行・列)を入力部13のカウンタでセットする。たとえば、X=m列、Y=n行としてセットする。

【0060】1つの良品チップが視野のY行・X列の所定位置(たとえば右下隅の位置)に来るようにステージ部10を移動する。

【0061】その良品チップの検査結果を確認して、良品と確認されたならば、それを学習する。良品でないならば、学習処理をせずに、Y位置を1行減らす。つまり、Y=Y-1とする。

【0062】このような学習について最終行まで実行する。

【0063】最終行まで終了したら、X位置を1列減らし、Y位置を最初の行に戻す。

【0064】 $X=X-1$ 、 $Y=n$

最終列終了まで前述のような処理をする。

【0065】最終列まで終了したら、終了処理をする。

【0066】

【発明の効果】本発明によれば、観察光学系のディストーションによる影響を排除でき、高精度な検査が可能となる。

【0067】また、学習段階における良品チップの目視検査の手間を最小限にすることが出来る。それゆえ、学習が効率的にかつ迅速にできる。

【0068】また、目視検査が最小限になることで、学習段階における操作者の負担を著しく軽減できる。

【図面の簡単な説明】

【図1】本発明の1つの実施例によるチップ検査装置を示す概略斜視図。

【図2】(A)～(D)は、観察光学系の1つの視野と所定の良品チップとの関係の一例を示す説明図。

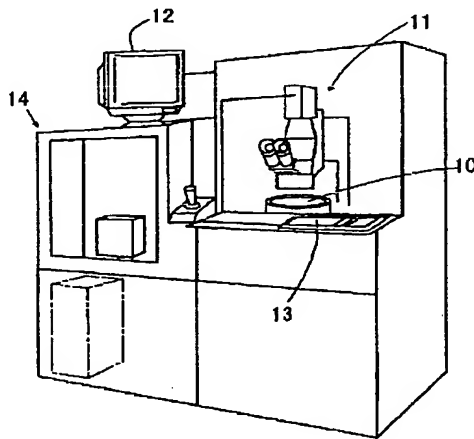
【図3】本発明による学習処理の流れの一例を示すフローチャート。

【図4】図1のチップ検査装置の主要な構成要素の関係を示す図。

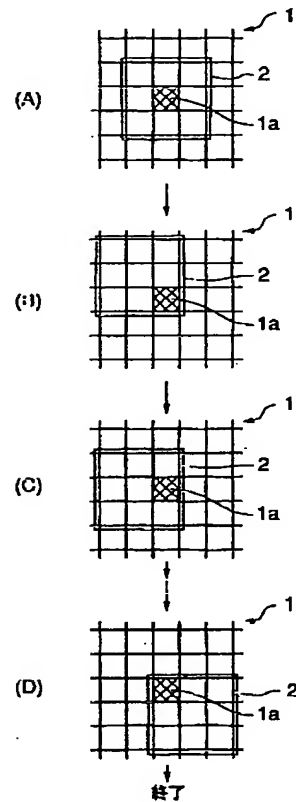
【符号の説明】

- 10 ステージ部
- 11 観察部
- 13 入力部
- 14 ウエハ搬送部
- 16 観察光学系
- 17 CCDセンサ
- 18 演算部
- 19 制御部
- 20 照明部
- 21 記憶部
- 22 ドライバ
- 23 センサ

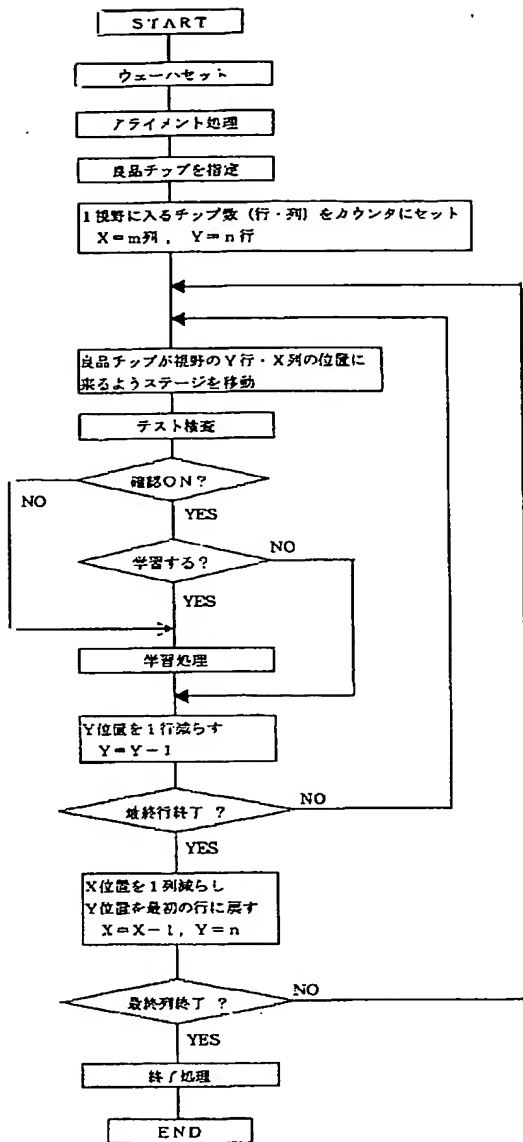
【図1】



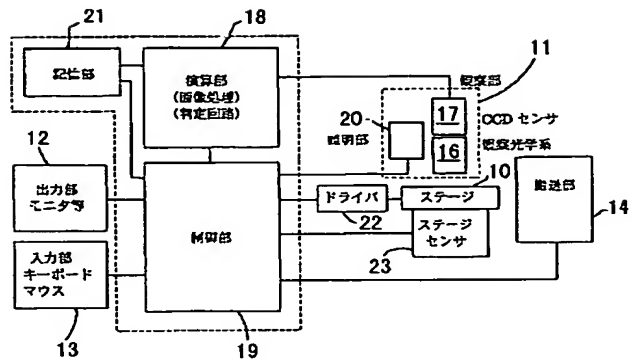
【図2】



【図3】



【図4】



フロントページの続き

(72)発明者 石井 孝明
東京都板橋区蓮沼町75番1号 株式会社ト
プコン内

:(7) 002-109515 (P2002-109515A)

Fターム(参考) 2F065 AA01 AA18 AA49 AA61 CC19
EE08 FF04 FF61 JJ03 JJ12
JJ26 MM03 PP24 QQ24 QQ25
RR08 SS14 TT03
2G051 AA51 AC21 BB00 BB19 CA04
CB01 CC00 CC20 DA01 DA07
DA08 EA08 EA12 EA14
4M106 AA01 AA02 CA39 CA41 DA15
DB04 DB20 DB21 DJ04 DJ06
DJ11 DJ18 DJ21 DJ23
5B057 AA03 BA02 BA19 BA23 CC03
CE09 DA03 DB02 DC33

This Page is inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURED OR ILLEGIBLE TEXT OR DRAWING
- ☒ SKEWED/SLANTED IMAGES
- ☐ COLORED OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REPERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images
problems checked, please do not report the
problems to the IFW Image Problem Mailbox**